

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 2 月 24 日 (24.02.2005)

PCT

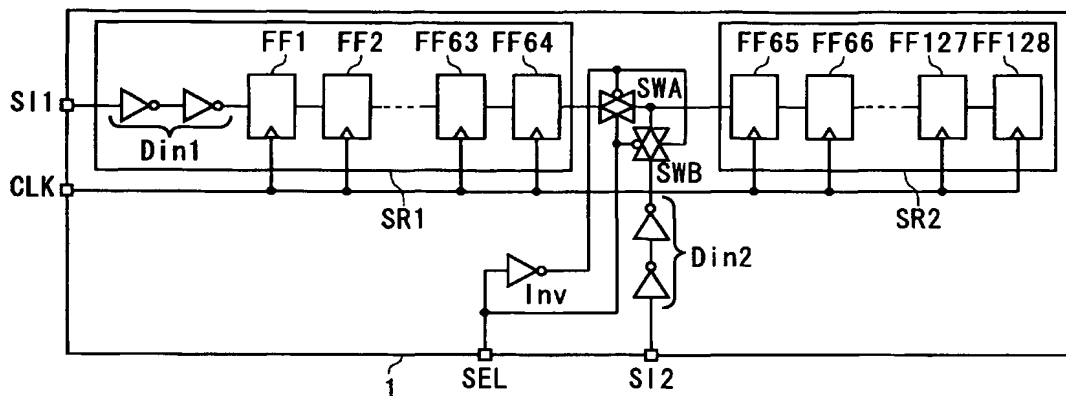
(10) 国際公開番号
WO 2005/018094 A1

- (51) 国際特許分類⁷: H03M 9/00 京都市右京区西院溝崎町 2 1 ローム株式会社内
Kyoto (JP).
- (21) 国際出願番号: PCT/JP2004/010105
- (22) 国際出願日: 2004 年 7 月 15 日 (15.07.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-294531 2003 年 8 月 18 日 (18.08.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): ローム
株式会社 (ROHM CO., LTD) [JP/JP]; 〒6158585 京都府
京都市右京区西院溝崎町 2 1 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 西川 英敏
(NISHIKAWA, Hidetoshi) [JP/JP]; 〒6158585 京都府
- (74) 代理人: 佐野 静夫 (SANO, Shizuo); 〒5400032 大阪府
大阪市中央区天満橋京町 2-6 天満橋八千代ビル別
館 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,
NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,
SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,
KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

[続葉有]

(54) Title: SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

(54) 発明の名称: 半導体集積回路装置



(57) Abstract: A semiconductor integrated circuit device (1) includes: a transistor switch (SWA) for electrically connecting and disconnecting output of a flip-flop (FF64) of a shift register (SR1) and input of a flip-flop (FF65) of a shift register (SR2); and a transistor switch (SWB) for electrically connecting and disconnecting an input driver (Din2) and input of the flip-flop (FF65). Here, when the shift registers (SR1 and SR2) are connected, the transistor switch (SWA) is turned ON and the transistor switch (SWB) is turned OFF by a selection signal.

(57) 要約: 半導体集積回路装置 1 において、シフトレジスタ SR 1 のフリップフロップ FF 6 4 の出力とシフトレジスタ SR 2 のフリップフロップ FF 6 5 の入力との間を電氣的に接離するトランジスタスイッチ SWA と、入力ドライバ Din 2 とフリップフロップ FF 6 5 の入力との間を電氣的に接離するトランジスタスイッチ SWB を備える。このとき、シフトレジスタ SR 1、SR 2 を連結するとき、選択信号によってトランジスタスイッチ SWA を ON とするとともにトランジスタスイッチ SWB を OFF とする。



WO 2005/018094 A1



IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2 文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書